

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-180443

(43)Date of publication of application : 07.07.1998

(51)Int.Cl.

B23K 9/073

B23K 9/073

H02M 9/00

(21)Application number : 08-346952

(71)Applicant : MATSUSHITA ELECTRIC IND CO
LTD

(22)Date of filing : 26.12.1996

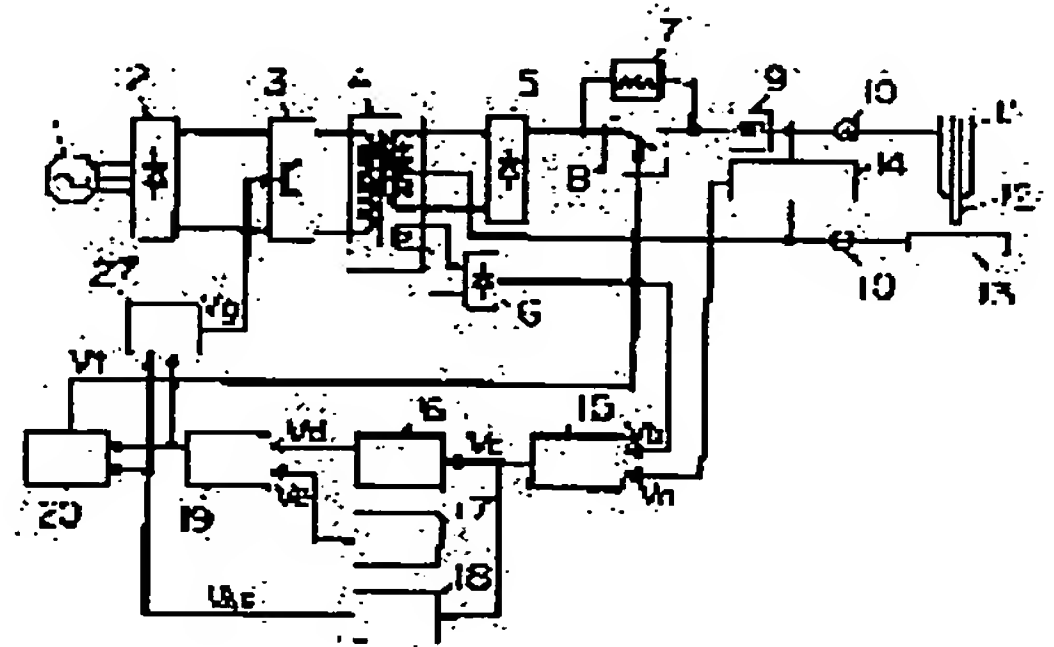
(72)Inventor : KAWAMOTO ATSUHIRO
MOTOMIYA AKINORI

(54) WELDING VOLTAGE DETECTING METHOD AND ARC WELDING MACHINE

(57)Abstract:

PROBLEM TO BE SOLVED: To suppress generation of spatter in welding by detecting the ripple signal, which is superimposed on a welding voltage detecting signal, and the welding voltage signal without time lag, exactly detecting whether rise in the welding voltage is in the arcing or the short-circuited period, and thereby controlling the welding current.

SOLUTION: With a welding voltage detected by its detecting circuit 14, and for the purpose of suppressing the ripple voltage signal superimposed on the detecting signal V_a , the rectifying signal V_b is amplified by a differential amplifier circuit 15, the rectifying signal V_b being the one with the detecting signal V_a adjusted in the output from the auxiliary winding wire of the main transformer 4, i.e., the signal synchronous with the ripple voltage. The output V_c of the differential amplifier circuit 15 is processed by a differentiation circuit 16 into a signal V_d which can identify rise in the welding voltage in the case where welding stream droplet is constricted and in other cases. In addition, comparison is made with a reference voltage in a short-circuit/arc discriminating circuit 18, so that one signal VAS, short-circuit or arc, is outputted. Further, if VAS is in the arcing period, a driving signal (neck detecting signal) is outputted which turns on the second switching element.



LEGAL STATUS

[Date of request for examination]

09.02.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3458632

[Date of registration]

08.08.2003

[Number of appeal against examiner's decision of

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開平10-180443

(43) 公開日 平成10年(1998) 7 月 7 日

(51) Int.Cl.⁶

B 2 3 K 9/073

H 0 2 M 9/00

識別記号

5 4 5

5 6 0

F I

B 2 3 K 9/073

H 0 2 M 9/00

5 4 5

5 6 0

B

審査請求 未請求 請求項の数 2 O L (全 6 頁)

(21) 出願番号

特願平8-346952

(22) 出願日

平成 8 年 (1996) 12 月 26 日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 川本 篤寛

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 本宮 紀典

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 弁理士 滝本 智之 (外 1 名)

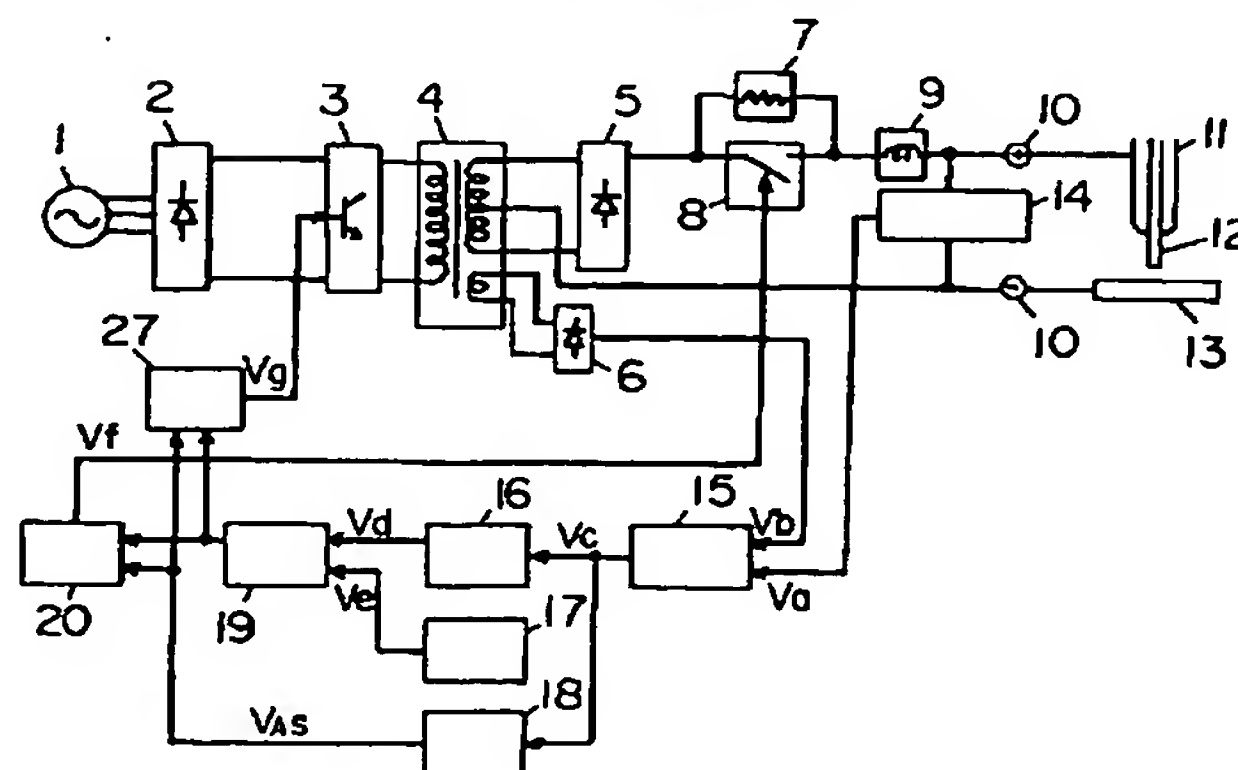
(54) 【発明の名称】 溶接電圧検出方法およびアーク溶接機

(57) 【要約】

【課題】 本発明は、溶接電圧検出信号から溶接電圧検出信号に重畳されるリップル電圧信号を遅延させることなく除去し、溶滴がくびれる瞬間を確実に検知して、アークが再発生する瞬間の溶接電流を低下させ、スパッタの発生を抑制することを目的とする。

【解決手段】 溶接電圧を検出して溶接制御を行うアーク溶接機であって、第1スイッチング素子3のスイッチングに同期した電圧信号と溶接電圧検出回路14の出力信号とを差動増幅回路15を用いて、溶接電圧検出回路14の出力信号に重畳される第1スイッチング素子3のスイッチングによるリップル信号を除去する溶接電圧検出方法およびアーク溶接機。

3...第1スイッチング素子
4...主変圧器
8...第2スイッチング素子
14...溶接電圧検出回路
15...差動増幅回路
16...微分回路
17...電圧設定回路
18...短絡アーク判定回路
19...比較回路
20...論理演算回路
27...制御回路



【特許請求の範囲】

【請求項1】溶接機の実出力電圧を検出して溶接制御を行う溶接電圧検出方法であって、交流電源を整流する第1整流素子と、前記第1整流素子の出力を溶接に適した出力を得るためにスイッチングする第1スイッチング素子と、溶接負荷に電力を供給する主変圧器と、前記主変圧器の出力を整流する第2整流素子と、溶接電圧を検出する溶接電圧検出回路と、第1スイッチング素子のスイッチングに同期した電圧信号と前記溶接電圧検出回路の出力信号との差分を演算する差動増幅回路とを有し、前記溶接電圧検出回路の出力信号に重畳される第1スイッチング素子のスイッチングによるリップル信号を除去することを特徴とする溶接電圧検出方法。

【請求項2】交流電源を整流する第1整流素子と、前記第1整流素子の出力を溶接に適した出力を得るためにスイッチングする第1スイッチング素子と、溶接負荷に電力を供給するとともに2次側補助巻線を設けた主変圧器と、前記主変圧器の出力を整流する第2整流素子と、前記主変圧器の補助巻線の出力を整流する第3整流素子と、前記第2整流素子の出力側と出力端子の間に直列接続された第2スイッチング素子と、溶接電圧を検出する溶接電圧検出回路と、前記溶接電圧検出回路の出力と前記第3整流素子の出力の差分を演算する差動増幅回路と、前記差動増幅回路の出力より短絡またはアークを判定する短絡・アーク判定回路と、前記差動増幅回路の出力を微分する微分回路と、電圧設定回路と、前記微分回路の出力と前記電圧設定回路の出力を比較し、前記微分回路の出力値が前記電圧設定回路の出力値より大なるとき前記第2スイッチング素子をOFFするように出力し、さらに、前記微分回路の出力値が前記電圧設定回路の出力値より小なるとき前記第2スイッチング素子がONするように出力する比較回路と、前記比較回路の出力と前記短絡・アーク判定回路の出力を論理演算して、前記短絡・アーク判定回路の出力が短絡期間である場合、前記比較回路の出力に応じて前記第2スイッチング素子をON・OFFさせ、前記短絡・アーク判定回路部の出力がアーク期間の場合は前記第2スイッチング素子をONさせる論理演算回路部とを備えたアーク溶接機。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、溶接ワイヤと溶接母材（ワーク）との間にアークを発生させて溶接出力制御を行う溶接電圧検出方法およびアーク溶接機に関するものである。

【0002】

【従来の技術】近年、消耗電極式アーク溶接機では、スパッタの発生を抑制するために、短絡が開放されるのを予知して、短絡開放直前に溶接電流を低下させる、謂ゆるネック検知制御を行い、アークが再発生する瞬間の溶接電流を低下させてアーク力を抑制していた。

【0003】図4は一般に短絡を伴うアーク溶接での溶接現象と溶接電流検出波形、溶接電圧検出波形の関係を示したものである。

【0004】図4において、一般に溶接現象としては、アークが発生してワイヤ先端に溶滴が形成されるアーク期間（（a）、（e））と、ワイヤ先端の溶滴がワークに短絡して移行する短絡期間（（b）、（c）、

（d））とに分けられる。このような溶接現象で、スパッタが発生する原因の1つとして、短絡が開放される瞬間のアーク力で溶滴や溶融池を吹き飛ばしてしまうことがある。このアーク力は、短絡が開放される瞬間の溶接電流（（g1）、（g2））が高いほど大きくなるため、近年では、短絡が開放される瞬間を検出し、溶接電流を低くするように制御することが考えられてきた。つぎに従来の消耗電極式アーク溶接機の構成を図5に沿って説明する。

【0005】図5において、1は交流電源、2は第1整流素子、3は第1スイッチング素子、4は主変圧器、5は第2整流素子、7は抵抗、8は第3スイッチング素子、9はリアクタ、10は溶接機の実出力端子、11はチップ、12は溶接ワイヤ、13はワーク、14は溶接電圧検出回路、16は微分回路、17は電圧設定回路、18は比較回路、19は短絡・アーク判定回路、20は論理演算回路、21は遅延回路、27は制御回路である。

【0006】つぎに、このアーク溶接機について以下にその動作を説明する。交流電源1を第1整流素子2にて整流し、前記第1整流素子2の出力を溶接に適した出力で得るために第1スイッチング素子3にてスイッチングし、溶接負荷に電力を供給する主変圧器4に入力される。前記主変圧器4の出力は、第2整流素子5により整流され、前記第2整流素子5と出力端子10間に直列に接続されるリアクタ9と、前記第2整流素子5と前記リアクタ9間あるいは前記リアクタ9と出力端子10間に直列に接続される第2スイッチング素子8と、前記第2スイッチング素子8に並列に接続される抵抗7とを通して、溶接ワイヤ12とワーク13との間に供給される。

【0007】また、溶接電圧検出回路14は溶接電圧を検出し、前記溶接電圧検出回路14の出力を遅延する遅延回路21と、前記遅延回路21の出力は微分回路16に入力され微分される。さらに、前記微分回路16の出力と電圧設定回路17の出力は比較回路19に入力され、前記微分回路16の出力値 V_i が前記電圧設定回路17の出力値 V_e より大きくなるとき前記比較回路部19より論理演算回路20に第2スイッチング素子8をOFFするように信号を出力する。さらに、前記溶接電圧検出回路14の出力より短絡・アーク判定回路18にて、短絡またはアークを判定し、論理演算回路20にて前記比較回路19の出力と前記短絡・アーク判定回路18の出力とを入力とし論理演算して前記第2スイッチング素子8の駆動信号 V_f を出力する。

【0008】また、図6は図5で示した各部の信号波形を示したものであり、図6で上記動作をさらに詳細に説明する。

【0009】溶接電圧検出信号V_aは第1スイッチング素子3のスイッチングに同期したリップル電圧信号が重畳されているため、この溶接電圧検出信号V_aを直接微分するとリップル電圧信号の立ち上がり時の微分信号と短絡が発生してから溶滴がくびれるまでの緩やかに上昇する電圧の微分信号と、溶滴がくびれる時に上昇する電圧の微分信号が混在するので、従来の消耗電極式アーク溶接機は、溶接電圧検出信号V_aをフィルタである遅延回路21で遅延信号V_hに変換し、溶接電圧検出信号に重畳されているリップル電圧信号を抑制している。比較回路19は、この遅延信号V_hを微分回路16で微分した微分信号V_iと、電圧設定回路17で設定した所定の比較電圧信号V_eとを比較して、溶接がくびれたことを検知した信号V_fを出力する。論理演算回路20は、この信号と短絡・アーク判定回路18で短絡またはアークを判定した短絡・アーク判定信号V_{AS}とを論理演算し、短絡が開放されるのと同時にネック検知制御を停止させるものであった。

【0010】

【発明が解決しようとする課題】消耗電極式アーク溶接機で溶接電圧を検出して制御する場合に、図6に示すように溶接電圧検出信号V_aは、溶接負荷に適した出力を供給する第1スイッチング素子3のスイッチングに同期したスイッチングによるリップル電圧信号が重畳されている。従来の消耗電極式アーク溶接機では、溶接電圧検出信号V_aをフィルタを用いて遅延させた遅延信号V_hによりリップル電圧信号を抑制していた。この場合、溶接電圧波形に現れる瞬時の変化を確実に取込むことはできなかつた。このため、溶接現象を示す瞬時の溶接電圧を正確に検出することができず、溶滴がくびれた正確な瞬時の検知ができなかつた。

【0011】また、アークの状態がアーク期間中なのか、ワイヤがワークに接触短絡している短絡期間中なのかを検出する場合において、チップ・ワーク間距離の変動や短絡時の溶接電流が高い値に上昇する等の種々の変動により、正確に判定できない場合があった。

【0012】本発明は、上記の問題点を解決するもので、溶接電圧検出信号に重畳されるリップル電圧信号を遅延させることなく時間遅れなしに抑制する溶接電圧検出方法と、時間遅れのない溶接電圧信号を検出することにより、アーク期間中なのか、短絡期間中なのかを正確に検出し、溶滴がくびれた瞬間を確実に検知してネック検知制御を確実にを行い、溶接電流を抑制し、スパッタの発生を抑制するアーク溶接機を提供することを目的とするものである。

【0013】

【課題を解決するための手段】上記目的を達成するため

に、本発明の溶接電圧検出方法は、交流電源を整流する第1整流素子と、前記第1整流素子の出力を溶接に適した出力を得るためにスイッチングする第1スイッチング素子と、溶接負荷に電力供給する主変圧器と、前記主変圧器の出力を整流する第2整流素子と、溶接電圧を検出する溶接電圧検出回路と、第1スイッチング素子のスイッチングに同期した電圧信号と溶接電圧検出回路の出力信号との差分を演算する差動増幅回路とを有し、溶接電圧検出回路の出力信号に重畳される第1スイッチング素子のスイッチングによるリップル電圧信号を除去することを特徴とするものである。

【0014】また、本発明のアーク溶接機は、交流電源を整流する第1整流素子と、前記第1整流素子の出力を溶接に適した出力を得るためにスイッチングする第1スイッチング素子と、溶接負荷に電力を供給するとともに2次側補助巻線を設けた主変圧器と、前記主変圧器の出力を整流する第2整流素子と、前記主変圧器の補助巻線の出力を整流する第3整流素子と、前記第2整流素子の出力端子側と出力端子の間に直列接続された第2スイッチング素子と、溶接電圧を検出する溶接電圧検出回路と、前記溶接電圧検出回路の出力と前記第3整流素子の出力の差分を演算する差動増幅回路と、前記差動増幅回路の出力より短絡またはアークを判定する短絡・アーク判定回路と、前記差動増幅回路の出力を微分する微分回路と、電圧設定回路と、前記微分回路の出力と前記電圧設定回路の出力を比較し、前記微分回路の出力値が前記電圧設定回路の出力値より大なるとき前記第2スイッチング素子をOFFするように出力し、さらに、前記微分回路の出力値が前記電圧設定回路の出力値より小なるとき前記第2スイッチング素子がONするように出力する比較回路と、前記比較回路の出力と前記短絡・アーク判定回路の出力を論理演算して、前記短絡・アーク判定回路の出力が短絡期間である場合、前記比較回路の出力に応じて前記第2スイッチング素子をON・OFFさせ、前記短絡・アーク判定回路の出力がアーク期間の場合は前記第2スイッチング素子をONさせる論理演算回路とを備えたものである。

【0015】

【発明の実施の形態】本発明の溶接電圧検出方法は、第1スイッチング素子のスイッチングに同期した電圧信号と前記溶接電圧検出回路の出力信号との差分を演算する差動増幅回路を有することにより、溶接電圧検出回路の出力信号に重畳される第1スイッチング素子のスイッチングによるリップル信号を除去する作用を有するものである。

【0016】また、本発明のアーク溶接機は、主変圧器の補助巻線の出力を整流する第3整流素子の出力の差分を演算する差動増幅回路と、前記差動増幅回路の出力により短絡またはアークを判定する短絡・アーク判定回路と、前記差動増幅回路の出力を微分する微分回路とを有

することにより、溶接電圧検出信号に重畳されているリップル電圧を抑制するために、溶接電圧検出信号からリップル電圧信号に同期した信号である主変圧器の補助巻線からの出力を整流した整流信号を差動増幅回路で差動増幅するものである。

【0017】この場合、差動増幅回路の出力信号は溶接電圧検出信号に対して遅延されておらず、溶接電圧検出信号の対して時間遅れがなく、溶滴がくびれたときを確実に検知する作用を有する。以下、本発明の溶接電圧検出方法を実施したアーク溶接機を図1ないし図4に沿って詳細に説明する。すなわち、本実施の形態のアーク溶接機は、交流電源1を整流する第1整流素子2と、前記第1整流素子2の出力を溶接に適した出力を得るためにスイッチングする第1スイッチング素子3と、前記スイッチング素子3の出力を絶縁して溶接負荷に電力を供給するとともに2次側に補助巻線を設けた主変圧器4aと、前記主変圧器4aの出力を整流する第2整流素子5と、前記第2整流素子5と出力端子10間に直列に接続されるリアクタ9と、前記第2整流素子5と前記リアクタ9間あるいは前記リアクタ9と出力端子10間に直列に接続される第2スイッチング素子8と、前記第2スイッチング素子8に並列に接続される抵抗7と、溶接電圧を検出する溶接電圧検出回路14と、前記補助巻線の出力を整流する第3整流素子6と、前記溶接電圧検出回路の出力と前記第3整流素子の出力とを差動増幅する差動増幅回路15と、前記差動増幅回路15の出力を微分する微分回路16と、前記微分回路16の出力より短絡またはアークを判定する短絡・アーク判定回路18と、電圧設定回路17と、前記微分回路16の出力と前記電圧設定回路17の出力を比較する比較回路19と、前記比較回路19の出力と前記短絡・アーク判定回路18の出力を論理演算する論理演算回路20と、前記短絡・アーク判定回路18の出力と、前記比較回路19の出力より前記スイッチング素子3の駆動信号を出力する制御回路27で構成されている。また、主変圧器4aの補助巻線からの信号を整流した信号Vbは、第1スイッチング素子3の駆動信号に同期する信号に代替でき、第1スイッチング素子3の駆動信号Vgあるいは第2整流素子5の入力信号あるいは出力信号でもよい。なお、11ないし13は従来と同様のチップ、溶接ワイヤ、ワークである。

【0018】図2に図1の各部の出力信号の波形を示す。つぎに動作説明をすると、溶接電圧検出回路部14は、溶接電圧を検出して溶接電圧検出信号Vaを出力する。この溶接電圧検出信号Vaに重畳されているリップル電圧信号を抑制するために、溶接電圧検出信号Vaからリップル電圧信号に同期した信号である主変圧器4aの補助巻線からの出力を整流した整流信号Vbを、差動増幅回路15で差動増幅する。差動増幅回路15の具体例を図3に示す。図3はオペアンプ22、および抵抗2

3ないし26を用いた一般的な差動増幅回路であり容易に実現できる。そして、この差動増幅回路15の出力Vcを微分回路部17で微分して微分信号Vdを出力し、溶滴がくびれた時の溶接電圧の上昇を溶滴がくびれた時以外と識別可能な信号にする。また、短絡・アーク判定回路18は、差動増幅回路15の出力信号Vcを入力とし、短絡・アーク判定回路18内の基準電圧と比較し、短絡・アークいずれかの出力信号VASを出力する。

【0019】比較回路19は、微分回路16の出力信号Vdと電圧設定回路17の出力信号Veを比較し、微分回路16の出力信号Vdが電圧設定回路17の出力信号Veより大きくなるときLレベルの信号を、微分回路16の出力信号Vdが電圧設定回路17の出力信号Veより小さくなるときHレベルの信号を論理演算回路20に出力する。さらに、論理演算回路20は比較回路19の主力と短絡・アーク判定回路部18の出力VASを論理演算して、比較回路19の出力がLレベルで短絡・アーク判定回路18の出力信号VASが短絡期間の場合に、第2スイッチング素子8をOFFさせ、比較回路19の出力がHレベルの場合と前記短絡・アーク判定回路18の出力信号VASがアーク期間の場合に第2スイッチング素子8をONさせる第2スイッチング素子8への駆動信号Vf、つまりネック検知信号を出力する。この場合、差動増幅回路15の出力信号Vcは、溶接電圧検出信号Vaに対して遅延されておらず、溶接電圧検出信号Vaに対して時間遅れがないので、溶滴がくびれたときを確実に検知できる作用を有する。図4の短絡開放時に溶接電流g1、g2はそれぞれネック検知制御しない場合とする場合を示すものであるが、本実施の形態では、溶滴がくびれた時に、溶接電流g2を確実に低下させることができるので、スパッタの発生を抑制することができる。

【0020】なお、本効果をワイヤ先端のくびれを検知するネック検知制御にて説明したが、短絡移行型のCO2溶接等において、単にアーク期間中なのか、ワイヤ先端が母材に接触短絡している短絡期間中なのかを検出する場合においても、スイッチングによるリップル電圧信号の影響を受けずに正確に検出することができるものである。

【0021】

【発明の効果】以上のように、本発明の溶接電圧検出方法は、溶接出力を得るためにスイッチングする第1スイッチング素子に同期した電圧信号と、溶接電圧検出回路の出力の差分を演算する差動増幅回路を用いることにより、溶接電圧検出信号から溶接電圧検出信号に重畳されるリップル電圧信号を遅延させることなく除去し、時間遅れのない溶接電圧信号を選出することができる効果を奏するものである。また、本発明によれば前記差動増幅回路を用いるこによりアーク期間中なのか、ワイヤ先端が母材に接触短絡している短絡期間中なのかを検出す

る場合に、リップル電圧信号の影響を受けずに正確に検出することができ、溶滴がくびれた瞬間を確実に検知できるので、アークが再発生する瞬間の溶接電流を低下させ、スパッタの発生を抑制することができ、良好な溶接作業性を維持できる優れた効果を奏するものである。

【図面の簡単な説明】

【図 1】 本発明の溶接電圧検出方法を実施したアーク溶接機の実施の形態を示すブロック図

【図 2】 (a) 同溶接電圧検出回路の出力信号の波形図
(b) 同主変圧器の補助巻線の整流信号の波形図
(c) 同差動増幅回路の出力信号の波形図
(d) 同微分回路の出力信号および電圧設定回路の出力信号の各波形図

(e) 同短絡・アーク判定回路の出力信号の波形図

(f) 同第 2 スイッチング素子の駆動信号の波形図

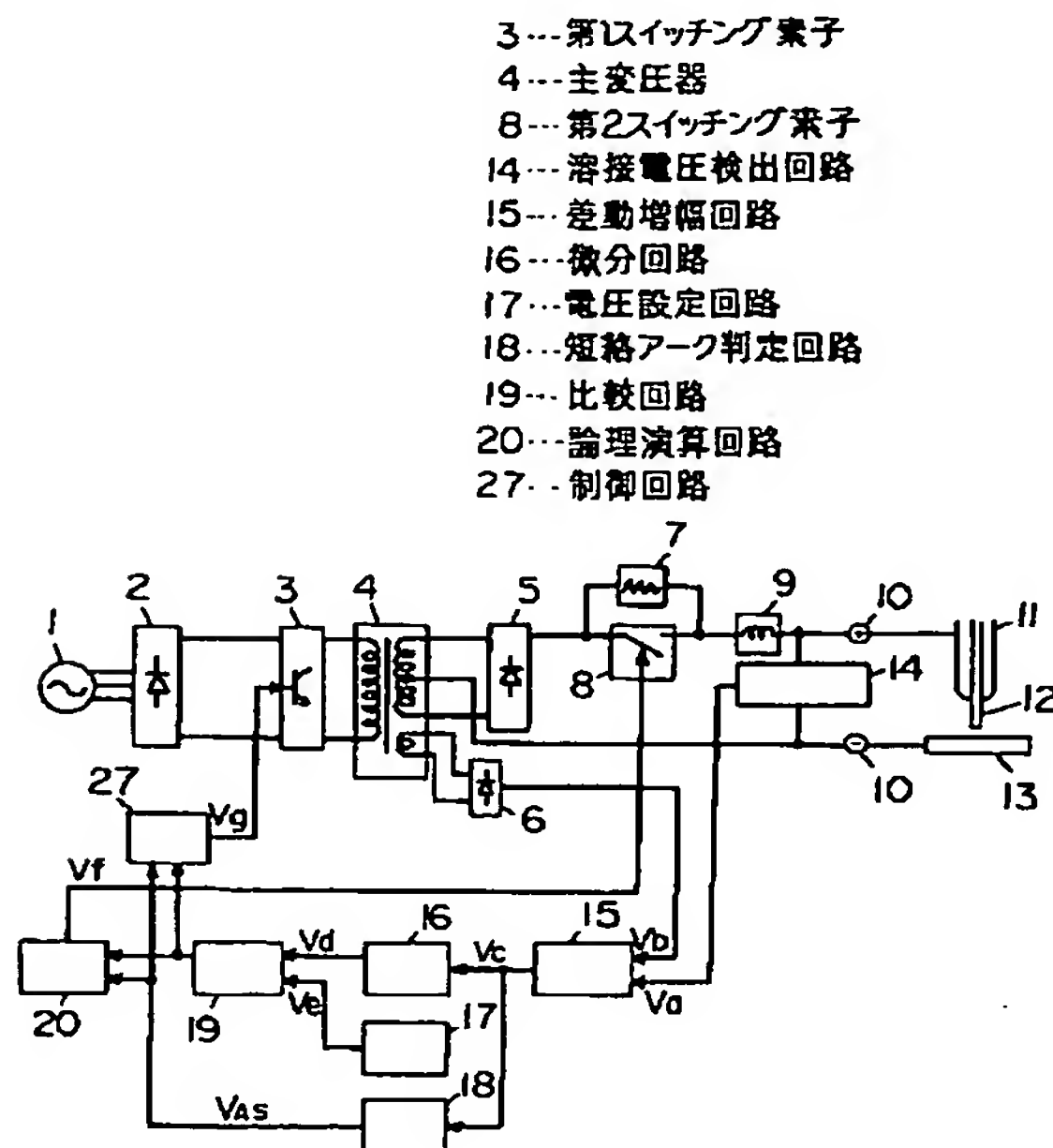
【図 3】 同差動増幅回路の回路構成図

【図 4】 溶滴の移行に対する溶接電圧波形、溶接電流波形との関係を示すタイミングチャート

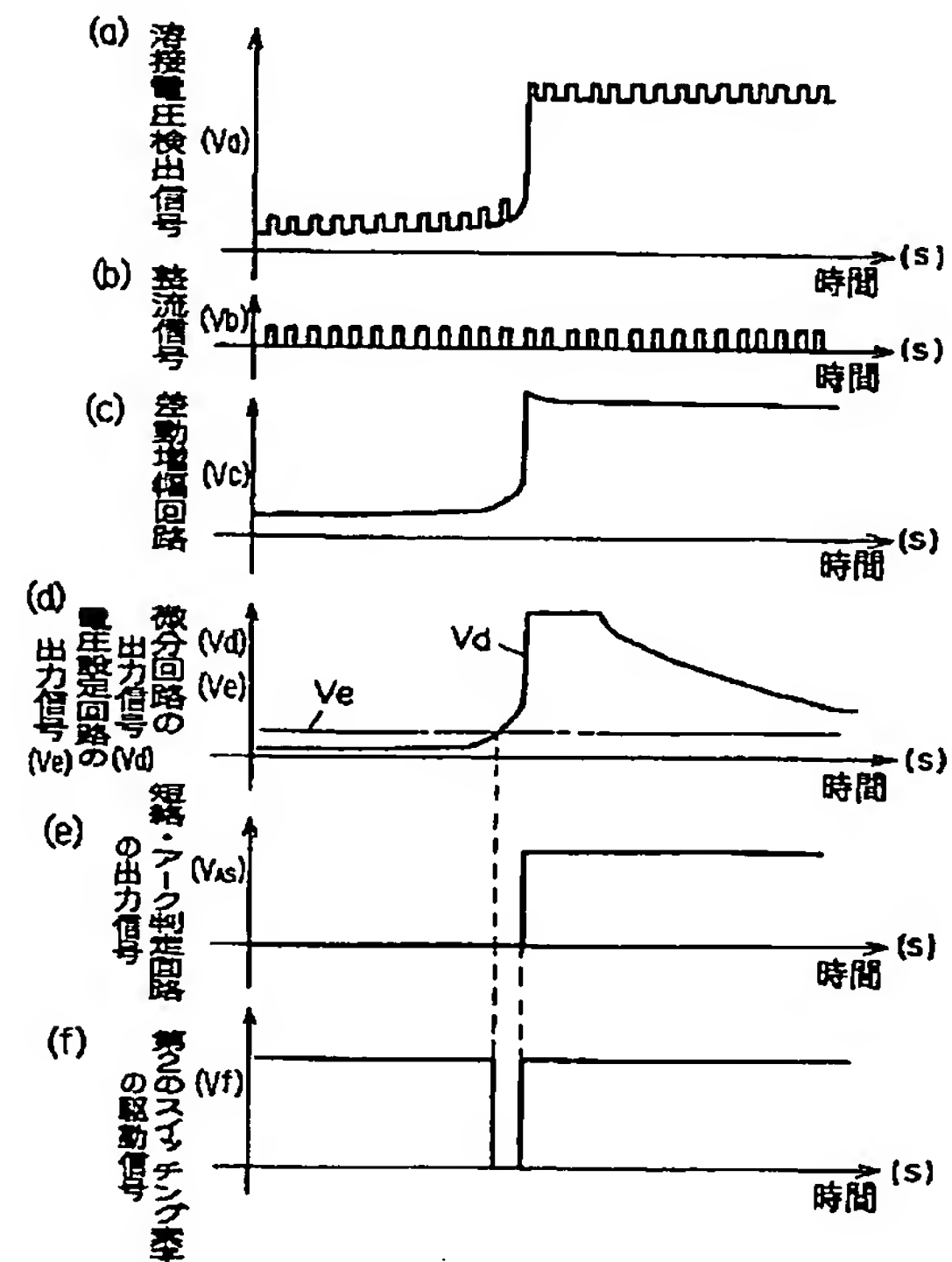
【図 5】 従来のアーク溶接機のブロック回路図

*

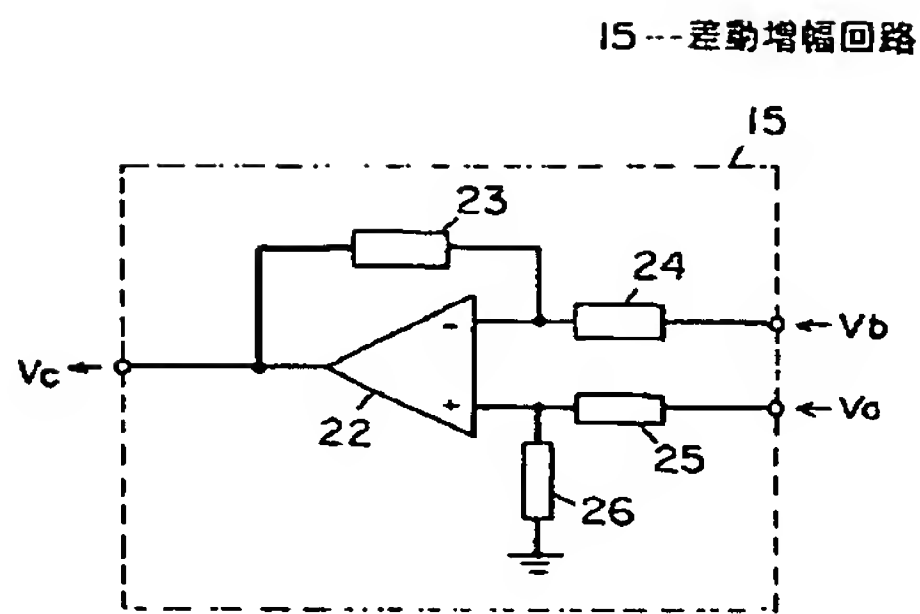
【図 1】



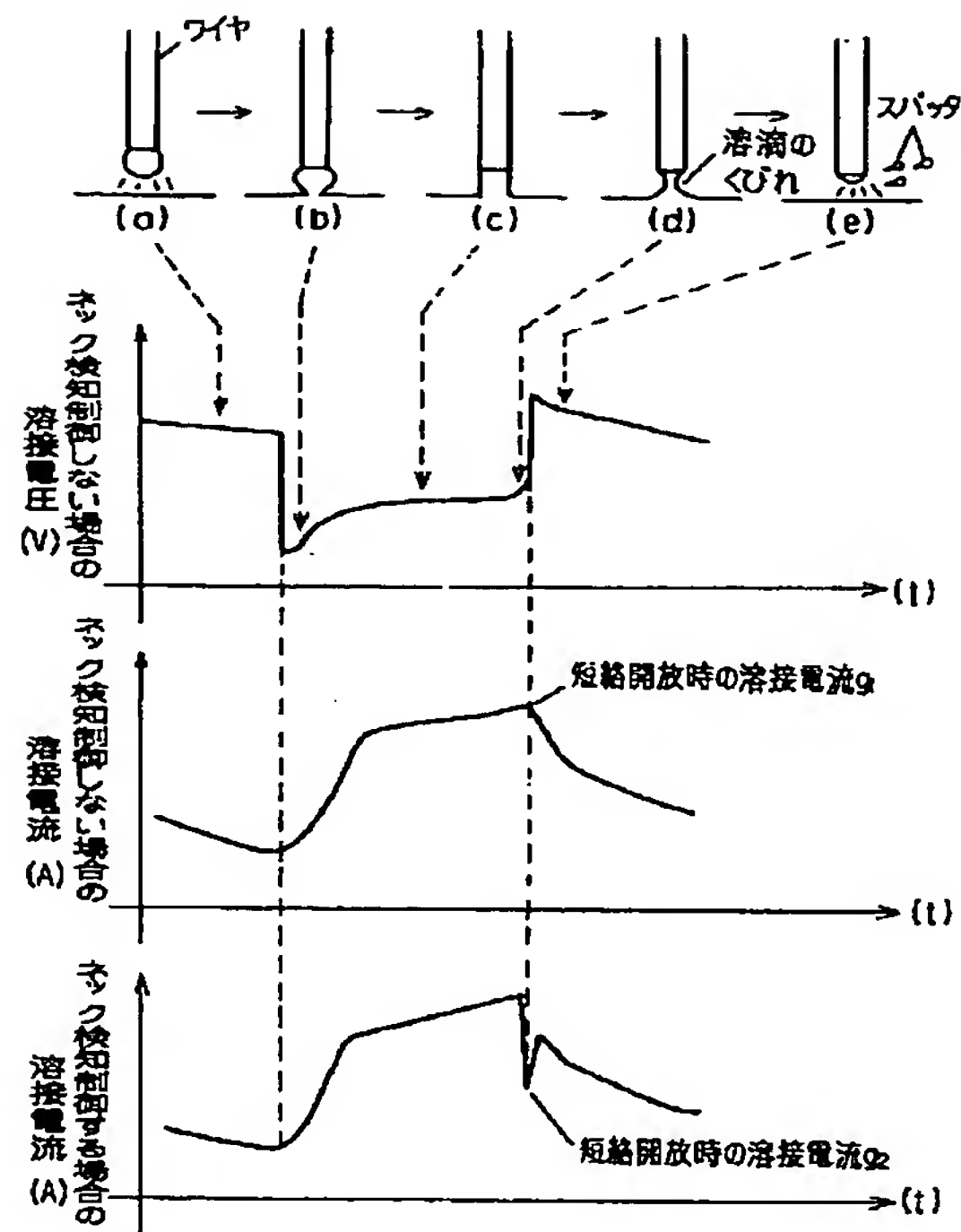
【図 2】



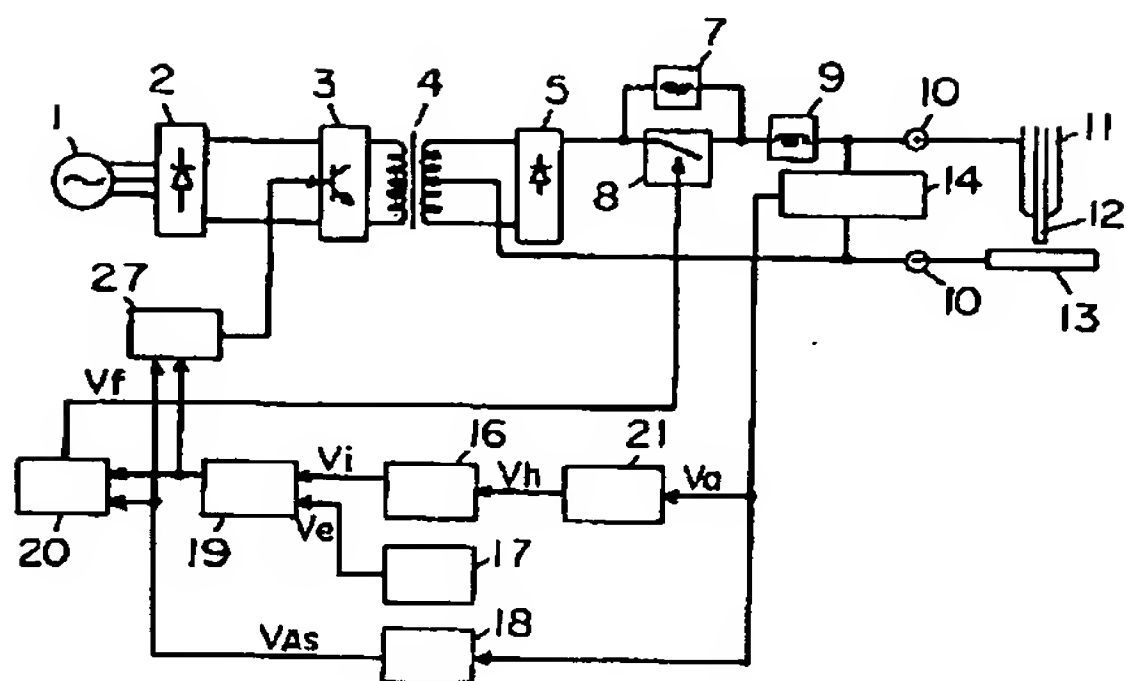
【図3】



【図4】



【図5】



【図6】

